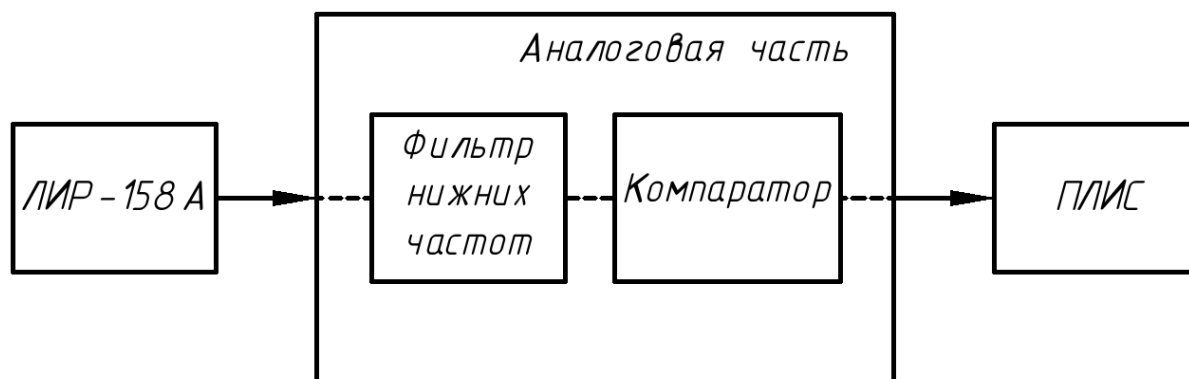
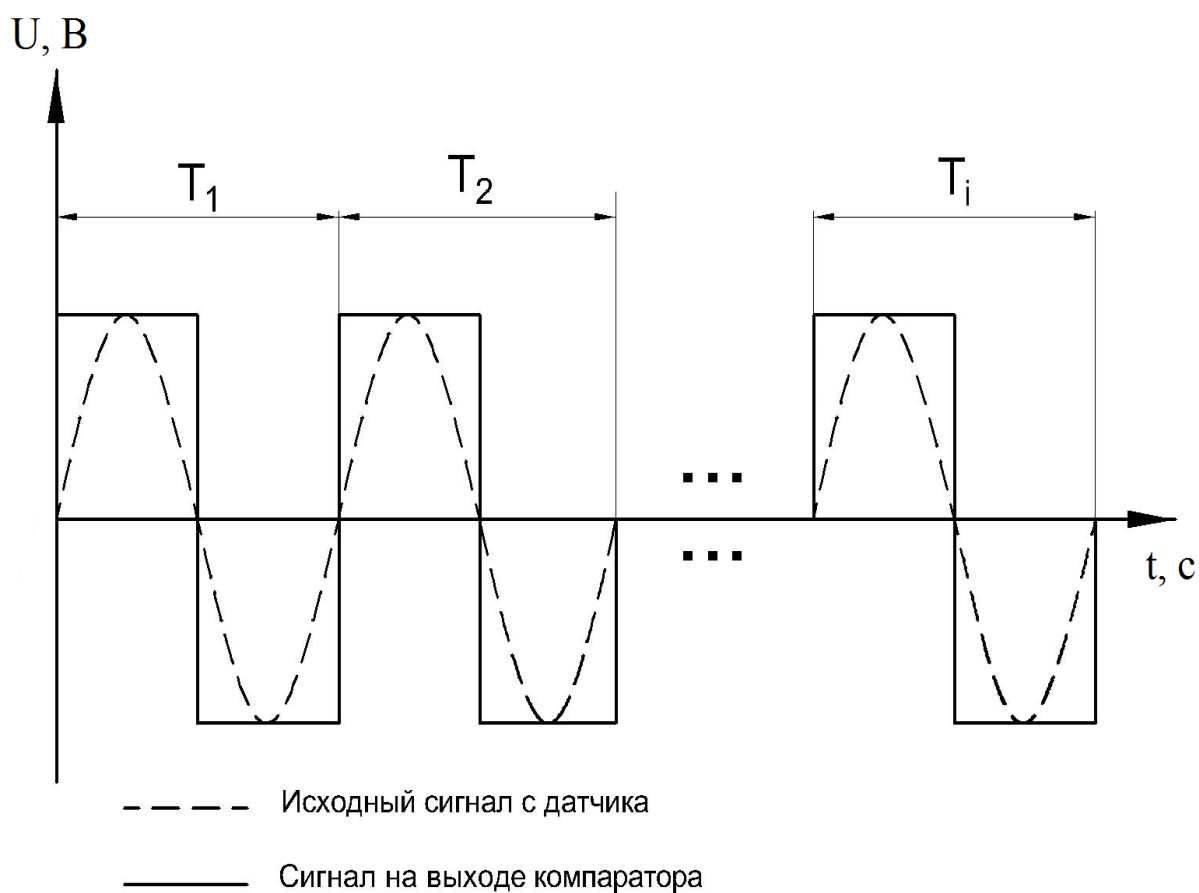


Аналоговая часть системы предназначена для первичной обработки информации, поступающей с выхода инкрементального энкодера. Задачи данной части: фильтрация входного сигнала и оцифровка для дальнейшей передачи на ПЛИС. Схема проектируемой аналоговой части системы измерения интервалов времени представлена на рисунке ниже.



Выходной сигнал инкрементального энкодера - синусоида, то есть аналоговая форма. Для обработки информации электронно-вычислительным устройством необходимо оцифровать сигнал. Существует много способов сделать это. В данном проекте оцифровка проводится аналоговыми компараторами. В результате на выходе аналогового модуля мы имеем прямоугольные ТТЛ (Транзисторно-транзисторная логика) импульсы, которые полностью соответствуют повороту энкодера на одну дискрету и могут быть переданы для обработки в цифровую часть.

Диаграмма оцифровки сигнала представлена на рисунке ниже.

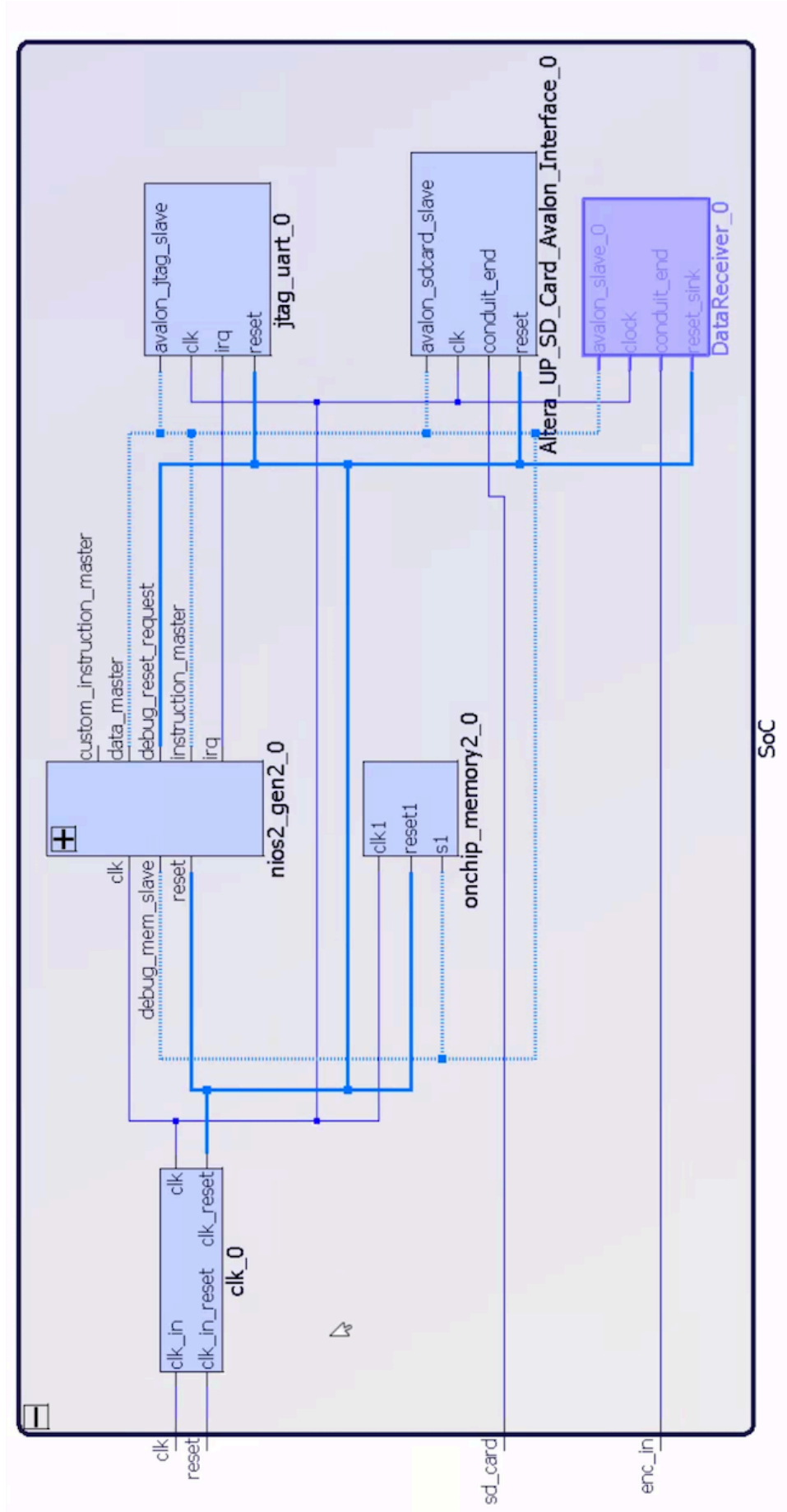


### Диаграмма оцифровки сигнала

Оцифровка производится с помощью компараторов.

Далее оцифрованный сигнал передается на ПЛИС Altera DE0-nano-SoC. Задача этого звена - считать данные, которые передаются на вход ПЛИС от платы оцифровки и измерить кварцевым генератором интервалы времени при изменении состояния компаратора из лог. 0 в лог. 1 и наоборот. Процесс происходит в реальном времени.

# Диаграмма ПО



SoC

clk\_0 – генератор тактового сигнала. Под управлением этого блока находится кварцевый генератор, который измеряет временные интервалы, а также генерация тактовых частот для процессора. Блок подключен к nios2.

nios2 – программно реализованный процессор, работает с картой памяти и сохраняет на нее информацию об измеренных интервалах.

onchip\_memory – оперативная память, в нее загружается память при работе nios2.

jtag\_uart – программатор-отладчик. jtag – это интерфейс передачи данных (информации о процессе отладчика), а uart следит за выполнением программы и позволяет судить о том, что происходит в процессе в режиме реального времени.

Data receiver – контроллер, берет данные с датчика enc\_in (вход с платы оцифровки), подготавливает к виду, пригодному для записи на карту памяти, и записывает на карту памяти.

### Схема Data receiver

Данный блок работает по принципу конечного автомата (3 состояния).

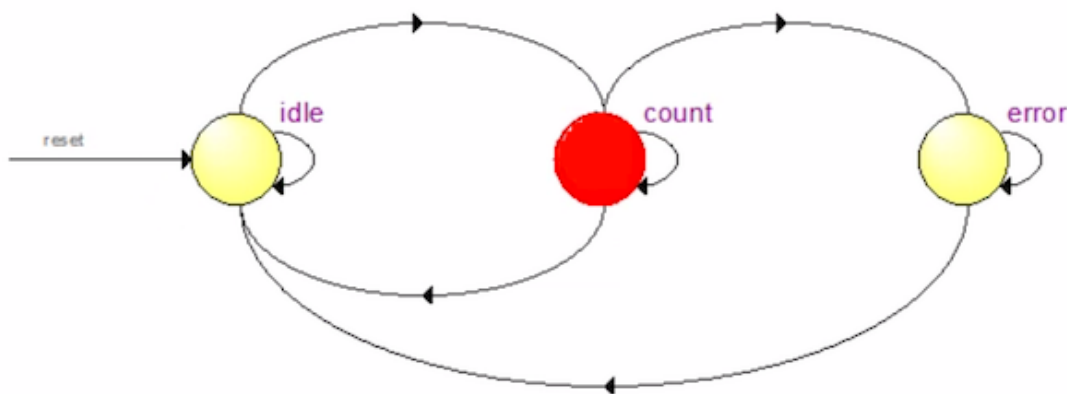


Схема конечного автомата Data receiver

Состояние idle – ничего не выполняется, ожидание сигнала start. После прихода сигнала переходит в состояние count.

Count – основное состояние. Отслеживается изменение состояния компаратора, помещает измеренные интервалы времени в очередь и делает это, пока не включится состояние stop (остановка по сигналу).

Error – в случае ошибки при измерении (переполнение памяти, слишком быстрое (больше 10000 об/мин) или слишком медленное (1 об/мин) вращение вала), то есть включается в случае выхода параметров сигнала за установленные рамки.

### **Задача.**

Провести дебаг кода для устранения ошибок, т.е. чтобы при подаче прямоугольного сигнала на вход ПЛИС на выходе ПЛИС (на карте памяти) были интервалы времени между изменениями состояний лог 0 – лог 1 и наоборот, измеренные кварцевым генератором ПЛИС.