```
//`timescale 1ns / 1ps
//////////////////////////////////////////////////////////////////////////////////
// Company:
// Engineer:
//
// Create Date: 09.05.2019 20:15:01
// Design Name:
// Module Name: Drebezg
// Project Name:
// Target Devices:
// Tool Versions:
// Description:
//
// Dependencies:
//
// Revision:
// Revision 0.01 - File Created
// Additional Comments:
//
//////////////////////////////////////////////////////////////////////////////////




module up_counter    (
    out     ,  // Output of the counter
    enable  ,  // enable for counter
    clk     ,  // clock Input
    reset      // reset Input
    );

output [7:0] out;
input enable, clk, reset;
reg [7:0] out;

always @(negedge clk)
if (reset) begin
  out <= 8'b0 ;
end else if (enable) begin
  out <= out + 1;
end
endmodule

//////////////////////////////////////////////////////////////////////////////////

function [6:0] seg7; // Возвращает семисегментный код
input [3:0] indata; // для входных данных от 0 f
case (indata)
4'h0 : seg7 = 7'b0111111;
4'h1 : seg7 = 7'b0000110;
4'h2 : seg7 = 7'b1011011;
4'h3 : seg7 = 7'b1001111;
4'h4 : seg7 = 7'b1100110;
4'h5 : seg7 = 7'b1101101;
4'h6 : seg7 = 7'b1111101;
4'h7 : seg7 = 7'b0000111;
4'h8 : seg7 = 7'b1111111;
4'h9 : seg7 = 7'b1101111;
4'ha : seg7 = 7'b1110111;
```

```
4'hb : seg7 = 7'b1111100;
4'hc : seg7 = 7'b1011000;
4'hd : seg7 = 7'b0111110;
4'he : seg7 = 7'b1111001;
4'hf : seg7 = 7'b1110001;
endcase
endfunction;

//////////////////////////////////////////////////////
module Switch_Debouncer (
    input i_Clk,
    input i_Switch,
    output o_Switch
    );

  localparam DEBOUNCE_LIMIT = 120000;  // 10 мс при частоте 12 МГц
  reg [16:0] r_Count = 0; // 2^17 = 131 072 > 120000
  reg r_State = 1'b0;

  always @(posedge i_Clk)
  begin
    if (i_Switch !== r_State && r_Count < DEBOUNCE_LIMIT)
      r_Count <= r_Count + 1;
    else
    if (r_Count == DEBOUNCE_LIMIT)
    begin
      r_State <= i_Switch;
      r_Count <= 0;
    end
    else
      r_Count <= 0;
  end

  assign o_Switch = r_State;

endmodule
```